

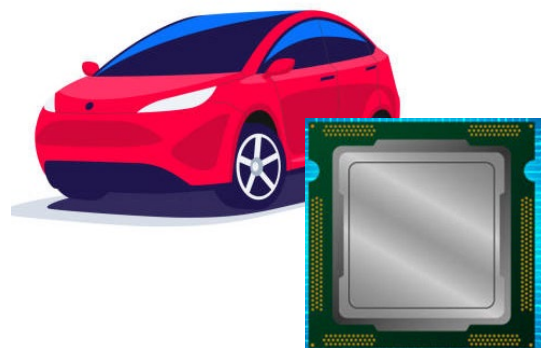
負荷応答に強靱！ 高効率な降圧DC-DCコンバータ

信州大学 工学部 電子情報システム工学科
准教授 宮地 幸祐

2022年8月4日

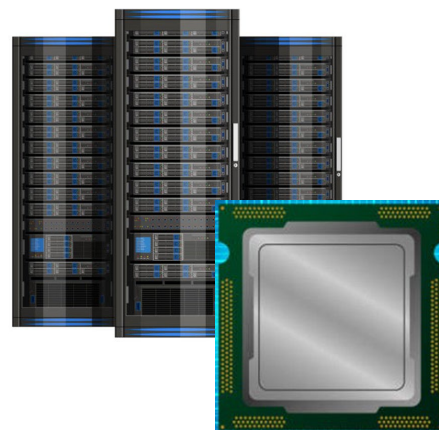
先端IT機器の低電圧化

- データセンター・車載向けIT・AI機器に使用されるCPUやSystem-on-Chip (SoC)の低電圧化、大電流化が進行
 - 小~中規模チップ 1V/10~30A (主に車載やラップトップレベル)
 - 大規模チップ 1V/100A~200A



1V/10~30A

自動運転AI

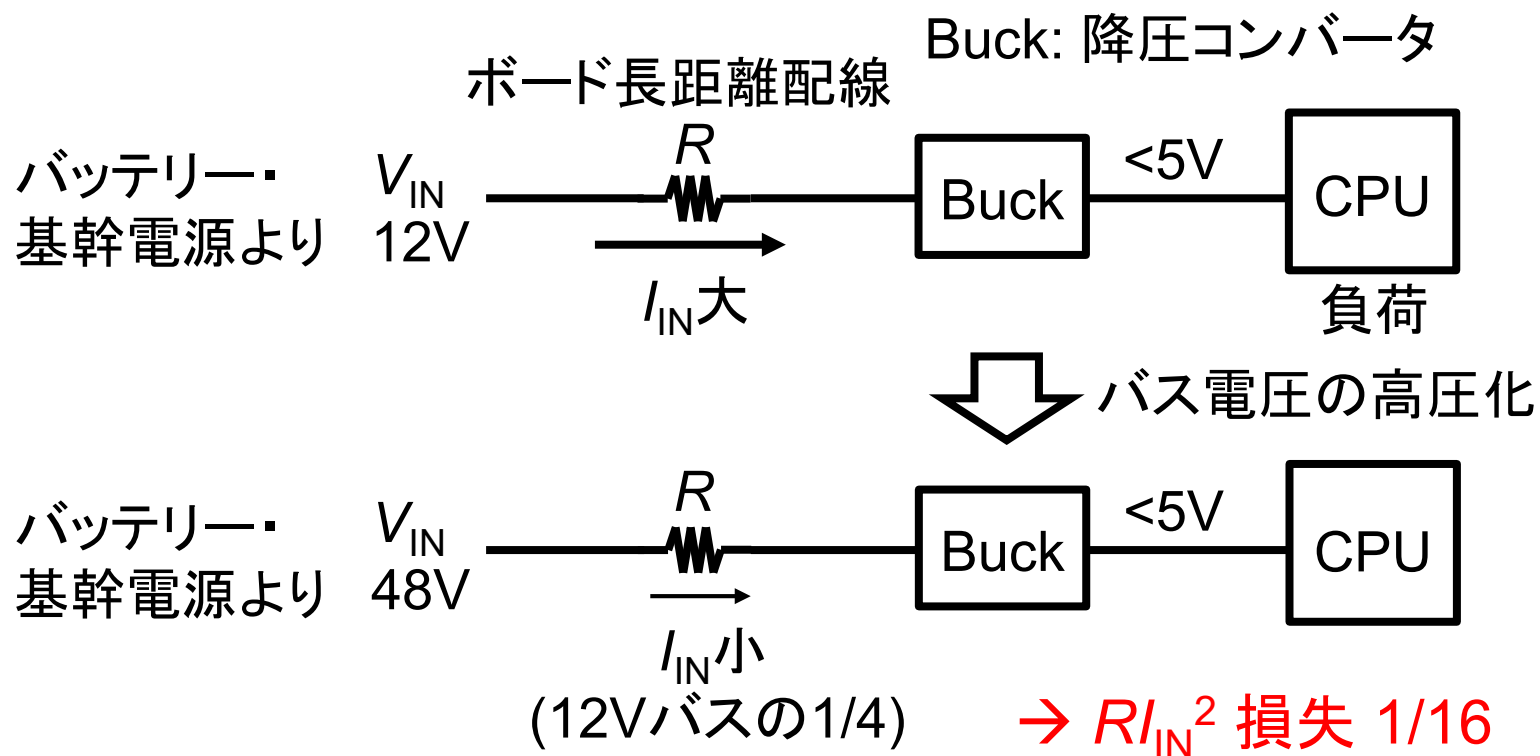


1V/100~200A

データセンターAI

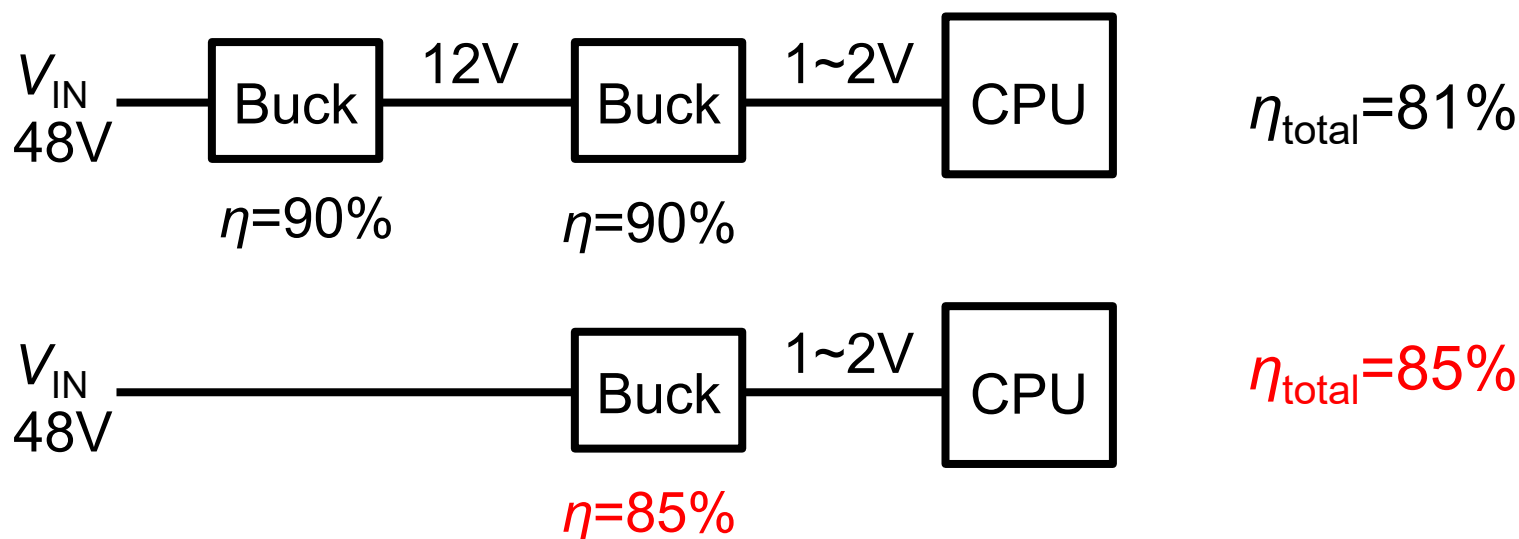
バス電圧の高電圧化

- サーバーや車載用途で直流48Vバス電源が普及中
 - 12Vバス電源と比べ、バス配線抵抗での損失が1/16
 - 絶縁保護が不要な安全直流上限(60V)に最も近い電圧規格



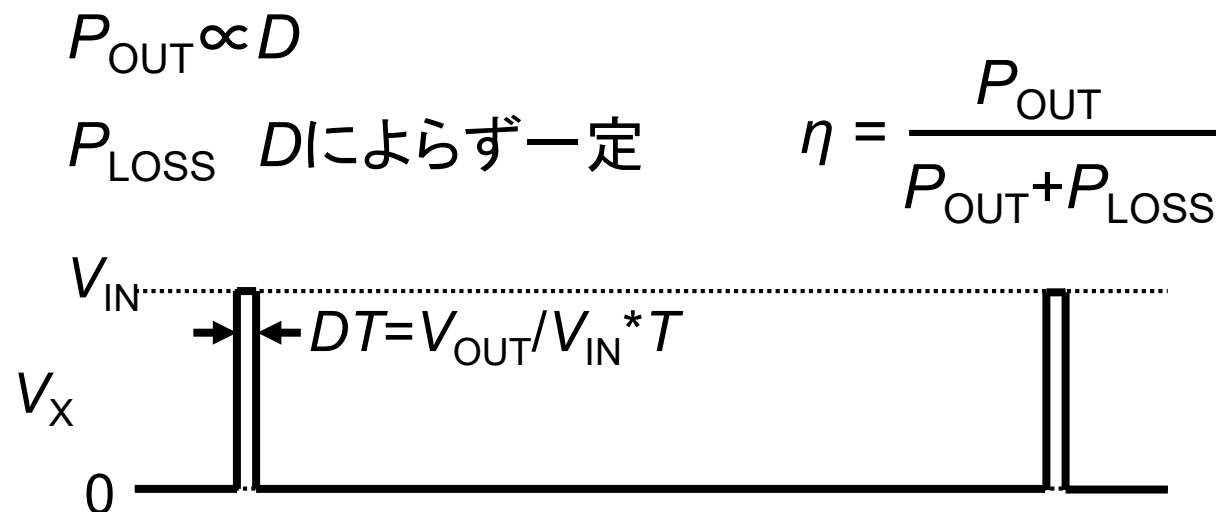
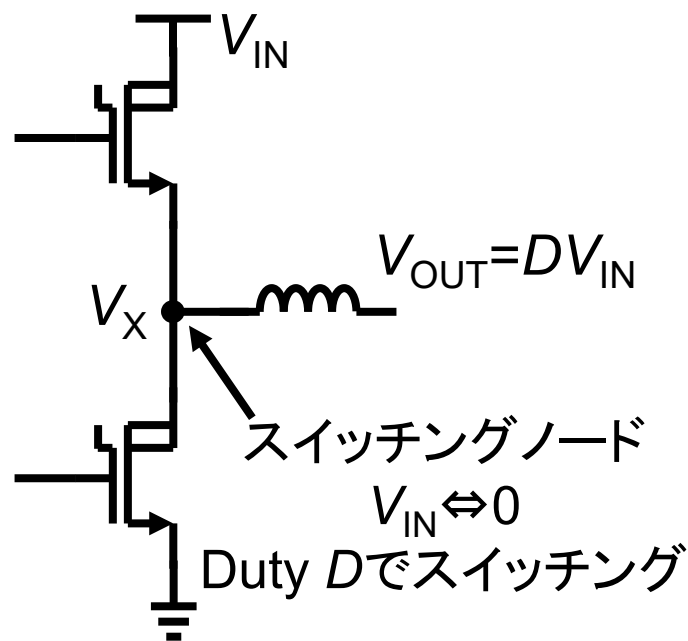
高効率な高降圧電源の必要性

- 少ない段数(1段)で降圧を行うことで全体として高効率に
 - 1段当たりの降圧比が大きく、効率も高い電源が必要
 - 一般的に1段当たりの降圧比(V_{IN}/V_{OUT})が大きい降圧電源の効率は低いことが課題



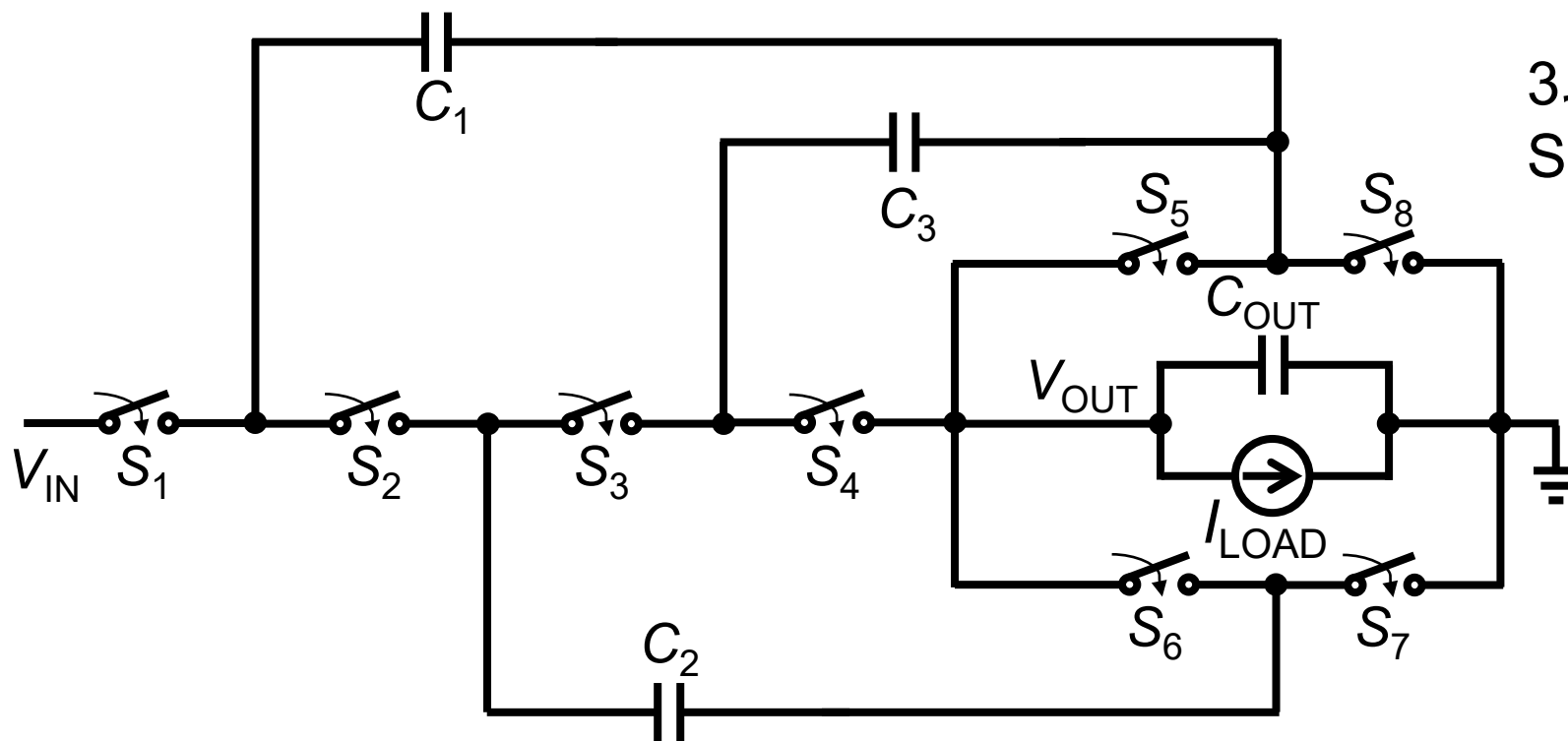
通常の降圧コンバータの限界

- 通常の降圧スイッチングコンバータではDuty (D) が小さ過ぎて出力不可
 - $24V \rightarrow 1V$ $D=1/24 \rightarrow 4.17\%$ 、 $48V \rightarrow 1V$ $D=1/48 \rightarrow 2.08\%$
- 効率も大きく低下
 - 損失 P_{LOSS} は D に対して一定だが出力電力 P_{OUT} が低く、効率 η が悪化 ($\eta < 60\%$ となることも)



スイッチトキャパシタ(SC)コンバータ

- N 段で $V_{OUT} = V_{IN} / (N+1)$ に降圧可能 (D に依存しない)
 - N 個のフライングキャパシタ (浮遊容量 $C_1 \sim C_N$) を使用
 - 容量はコイルより保持エネルギー密度が10倍程度高く小型なため、多段が可能
- Duty制御による連続的な出力電圧の調整不可

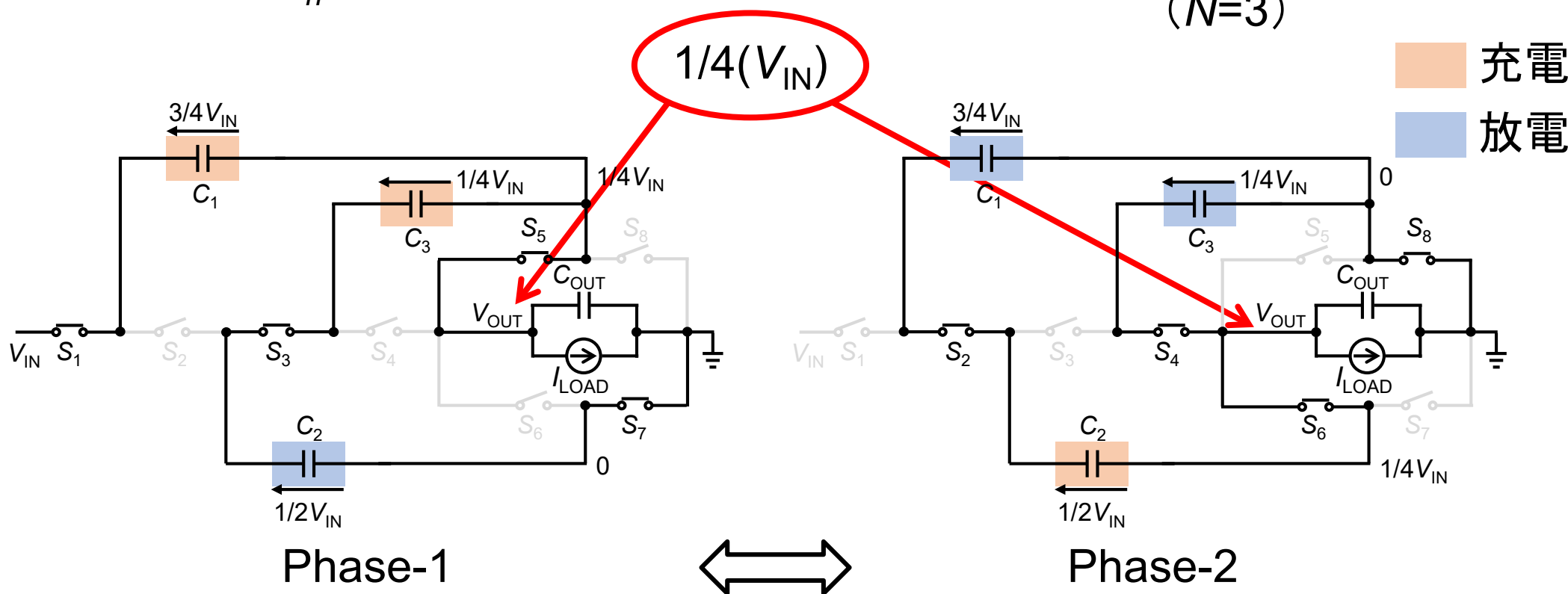


3段ディクソン型
SCコンバータ ($N=3$)

ディクソン型SCコンバータ

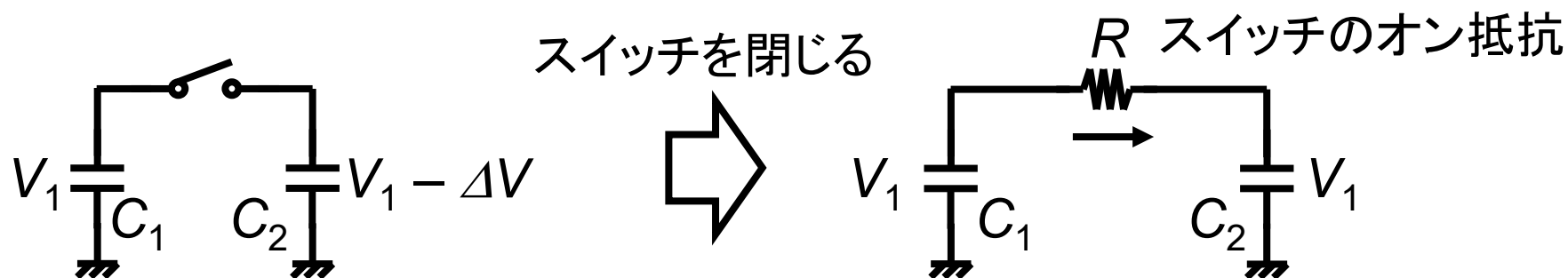
- 各フライングキャパシタは充電と放電を交互に繰り返す
- 各スイッチにかかる電圧 $V_{IN}/(N+1)$
- 各容量にかかる電圧 $(N+1-n)V_{IN}/(N+1)$
 - n は C_n の添え字1~3に対応

3段ディクソン型
($N=3$)



ハード充電

- 電位差 ΔV のある容量同士を抵抗で充電すると充電損が発生
→ **ハード充電**
 - 電位差 ΔV が大きいほど
 - 出力電流増 ($\propto \Delta V$)
 - 充電損大 ($\propto \Delta V^2$)



($C_1 \gg C_2$ とする)

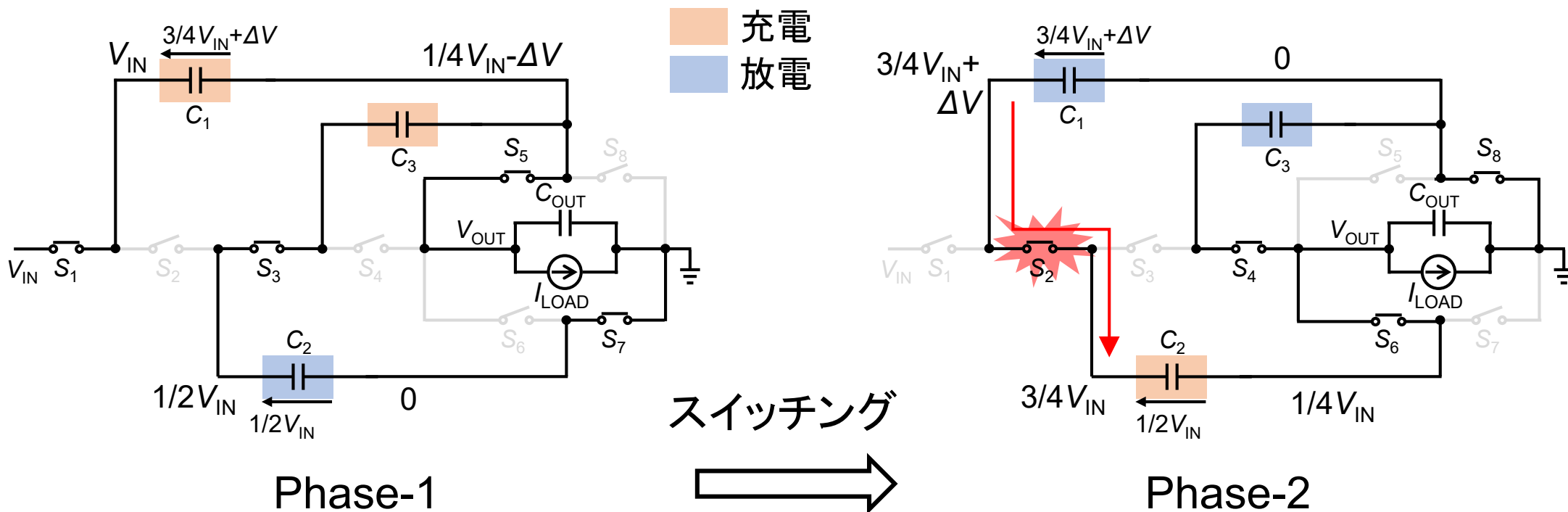
1回のスイッチングで C_2 へ電荷 $C_2\Delta V$ を転送、
 R でエネルギー $(C_2\Delta V^2)/2$ を損失
(R の値に依存しない)

例: スwitchング周波数 $f=1\text{MHz}$, $C_2=1\mu\text{F}$, $\Delta V=1\text{V}$ なら
出力電流 $I = fC_2\Delta V = 1\text{A}$, 損失 $P_{\text{loss}} = f(C_2\Delta V^2)/2 = 500\text{mW}$

ディクソン型SCコンバータにおけるハード充電

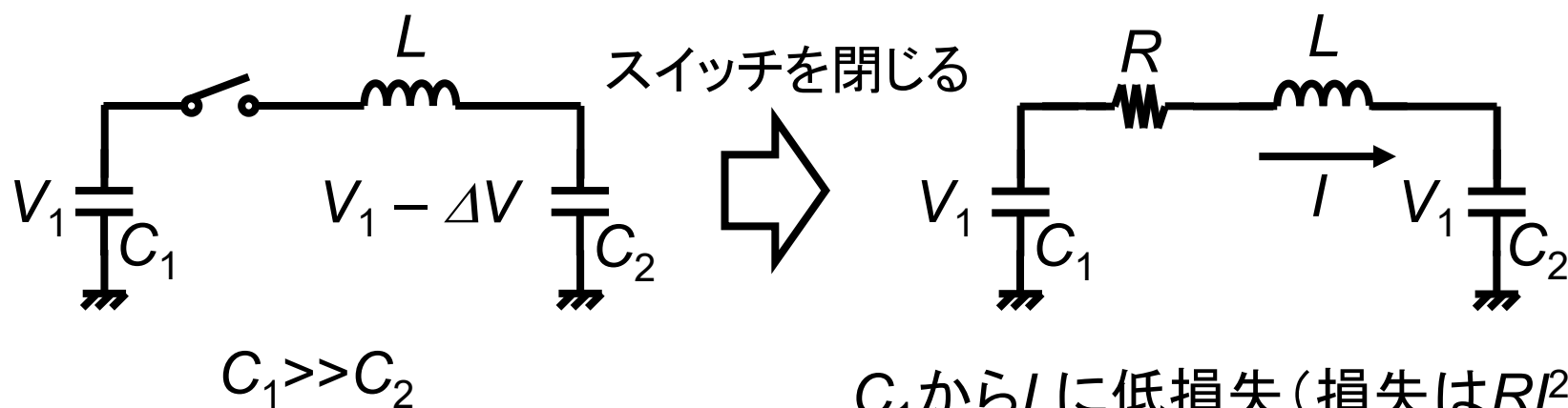
- 各 C_{FLY} 接続時にスイッチ両端に電位差がある状態でスイッチをオン → ハード充電

⇒ SC電源は出力電流と効率が相反
→ C_{FLY} 容量を大きくする必要があり、小型化を阻害



ソフト充電

- コイルを使用して容量を充電すると理想的には無損失
→ソフト充電
 - コイルが電流源の働きをするため
 - スイッチのオン抵抗損失やスイッチング遷移損失のみ

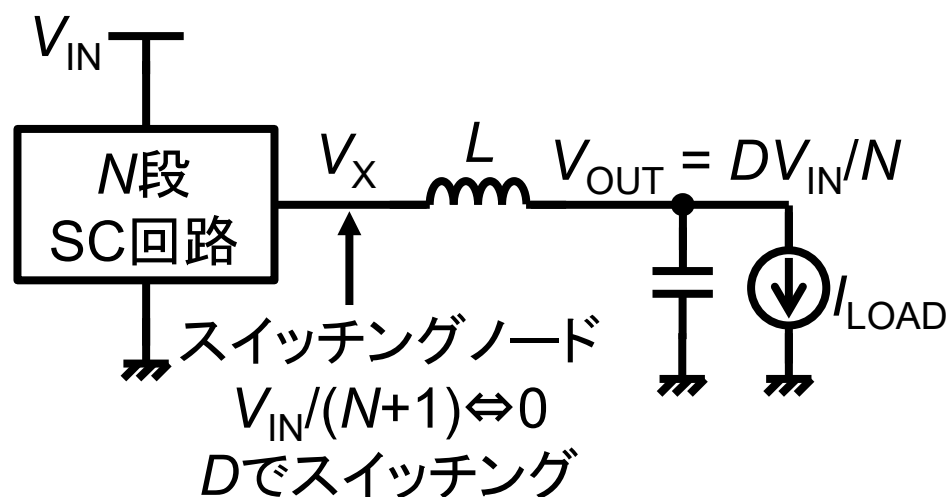


C_1 から L に低損失(損失は $R^2 I^2$)
でエネルギーを移行、
 L から C_2 に低損失でエネルギーを移行

例: $R = 50\text{m}\Omega$, 出力電流 $I = 1\text{A}$, 損失 $P_{\text{loss}} = R I^2 = 50\text{mW}$

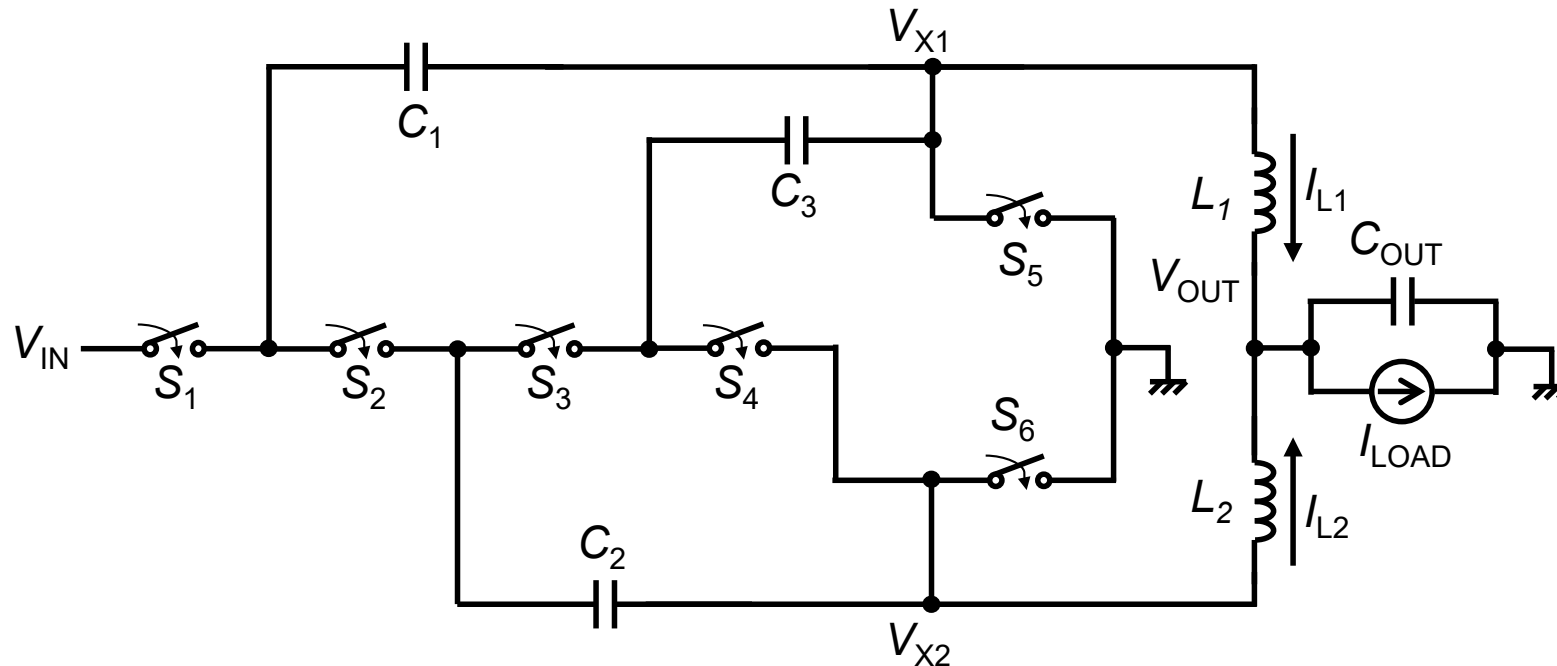
ハイブリッド降圧コンバータ

- 降圧コンバータとN段SCコンバータの組み合わせ
 - スイッチングノードを $V_{in}/(N+1)$ で振幅
→ 高降圧、Duty制御で連続電圧出力
- SC回路内をうまくL電流でソフト充電させるように動作
→ 出力電流を出しつつ、効率も維持



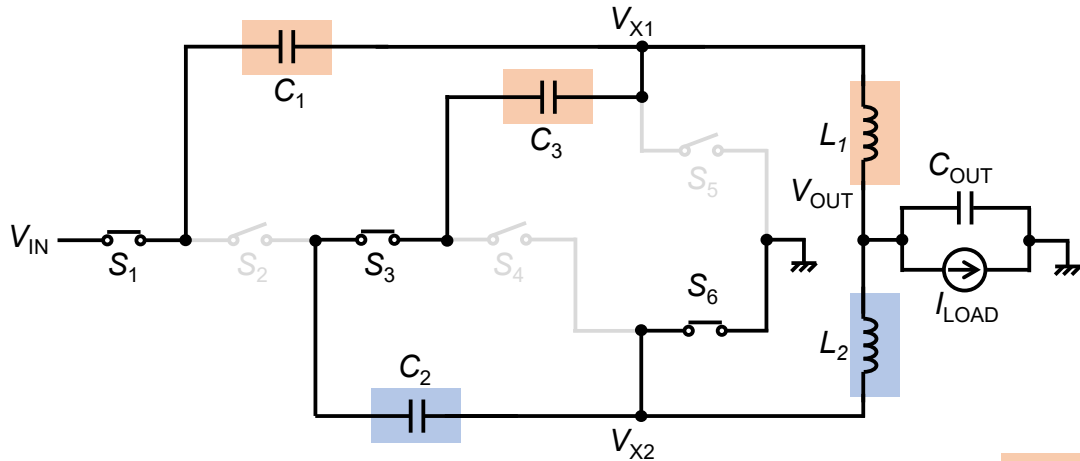
デュアルインダクタハイブリッド(DIH) ディクソン型コンバータ

- インダクタを2つ使用し、2相化(出力電流2倍)
 - 1相ハイブリッドディクソンより少ないスイッチ数で実装可能
- 2相インダクタ部は D の範囲は0~0.5
- 高効率($V_{IN}=48V$, $V_{OUT}=1V$, $\eta=80\sim90\%$)



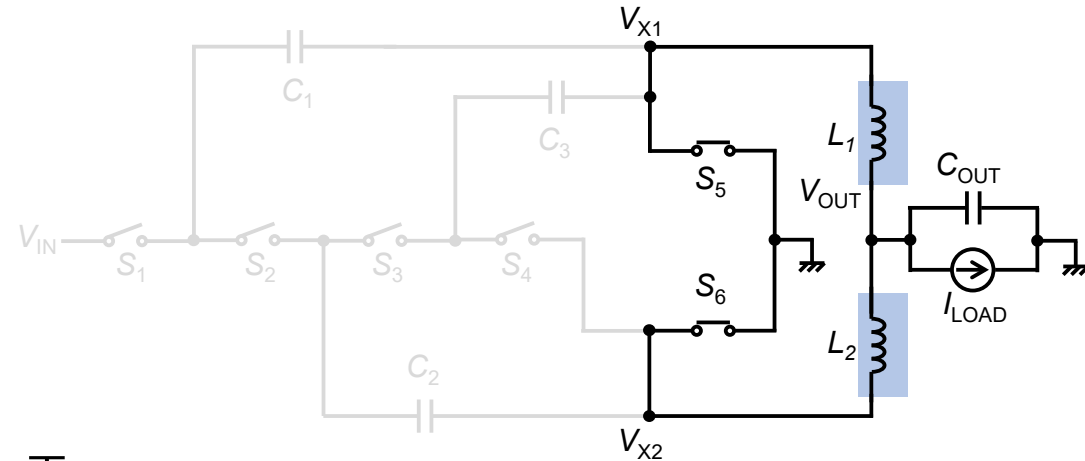
3段DIHディクソン型コンバータ

DIHディクソン型コンバータ動作

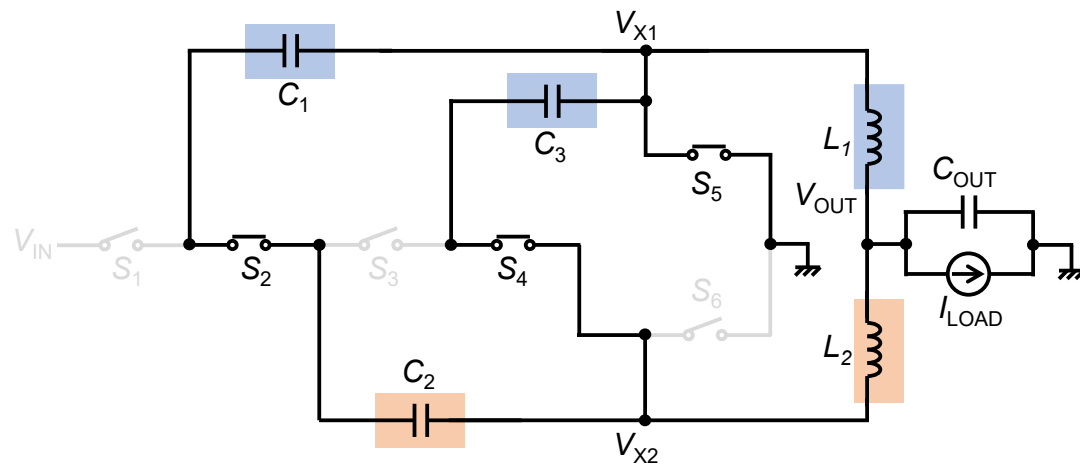


Phase-1 (S_1, S_3, S_6 On)

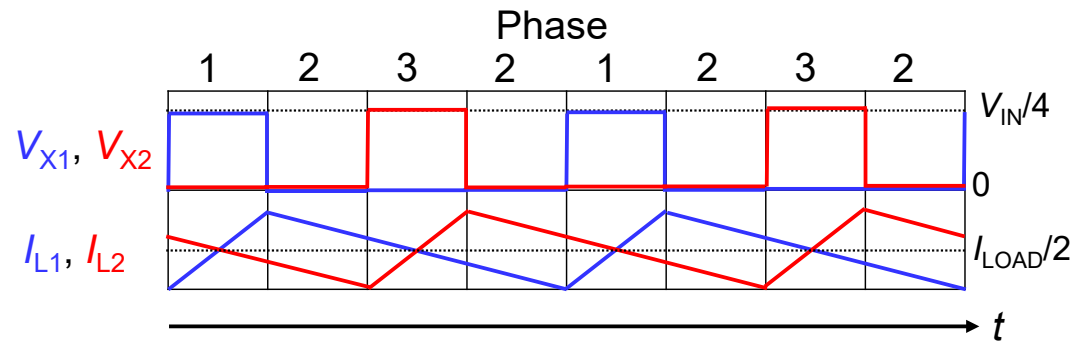
充電
放電



Phase-2 (S_5, S_6 On)



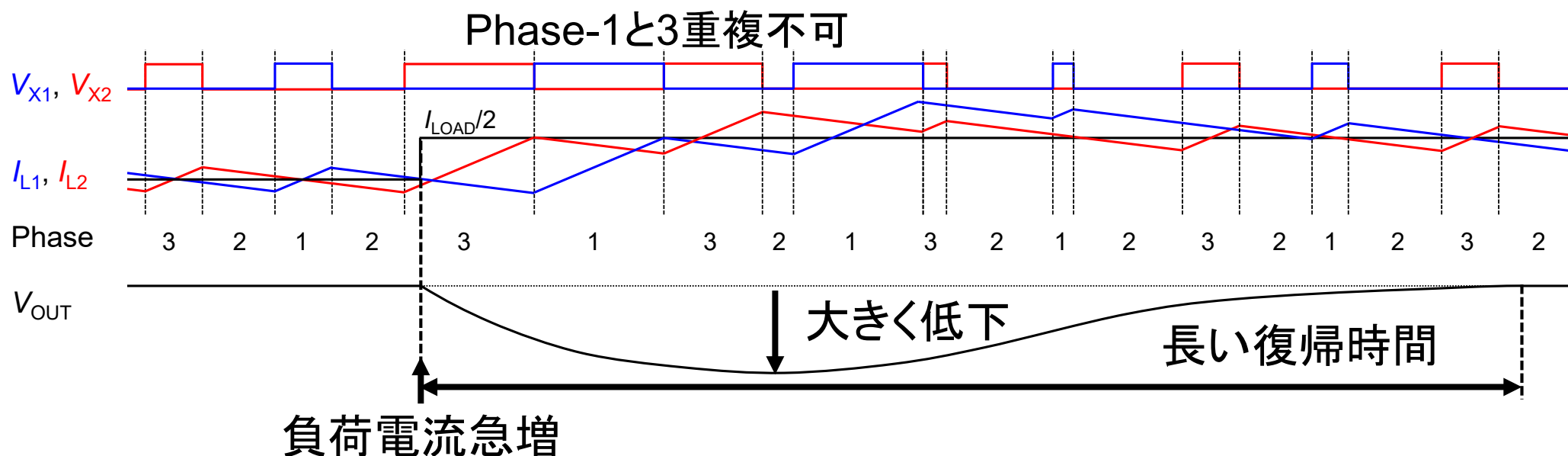
Phase-3 (S_2, S_4, S_5 On)



Phase-1と3の重複は不可

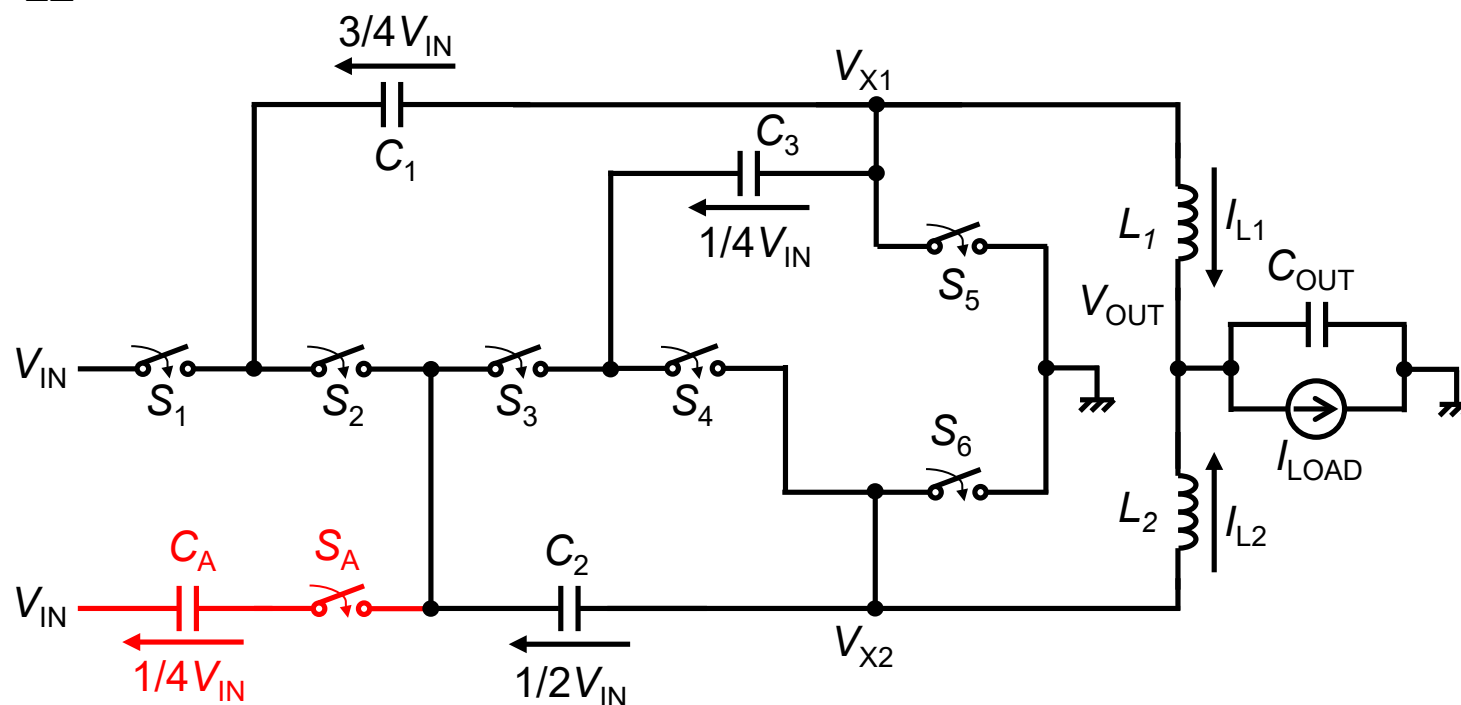
従来DIHディクソン型コンバータの課題

- 負荷急増時の負荷応答が悪い
 - I_{L1} を増やせるのはPhase-1、 I_{L2} を増やせるのはPhase-3
 - Phase-1と3を同時に行うことはSC回路の制約で不可能
 - I_{L1} と I_{L2} は交互にしか増えない
- I_{L1} 、 I_{L2} が負荷電流に追従するまでの時間が長く、
 V_{OUT} が大きく低下（負荷回路の動作不良リスク）

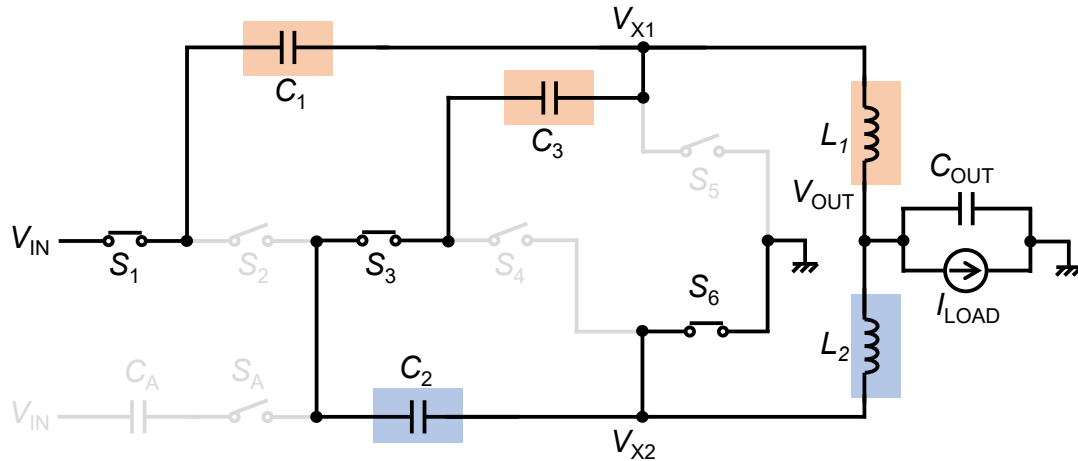


提案技術

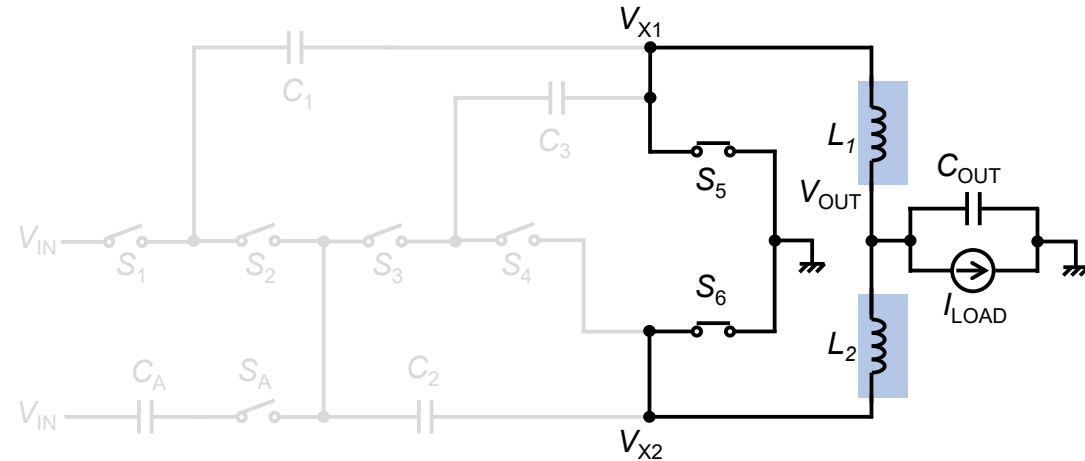
- DIHコンバータに新たに容量 C_A とスイッチ S_A からなる補助ブランチを追加
 - C_A に保持する電圧は $V_{IN}/(N+1)$ このケースでは $1/4V_{IN}$
 - V_{X1} が $1/4V_{IN}$ でも(Phase-1で L_1 充電時も)、補助ブランチを介して V_{X2} を $1/4V_{IN}$ に上げ、 L_2 充電が可能
- I_{L1} と I_{L2} を同時に増やし、負荷変動を改善



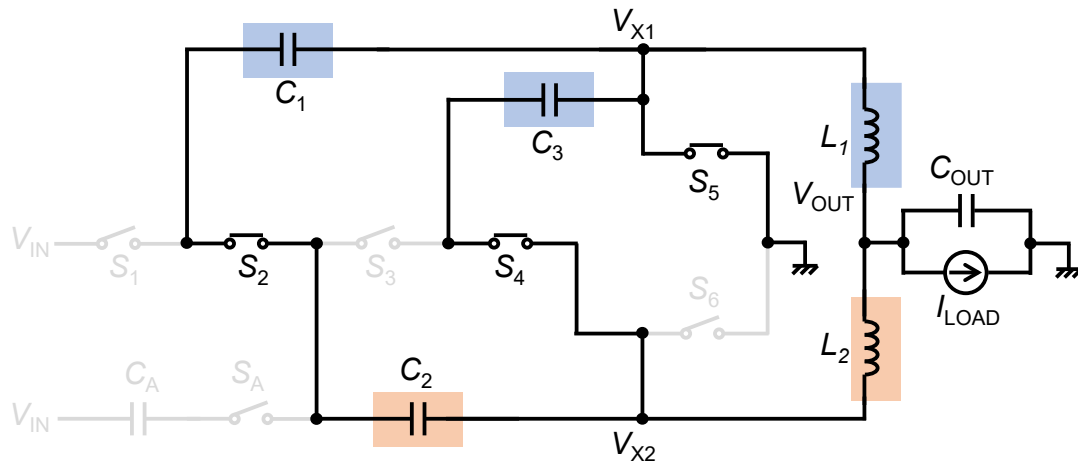
提案技術の動作



Phase-1 (S_1, S_3, S_6 On)

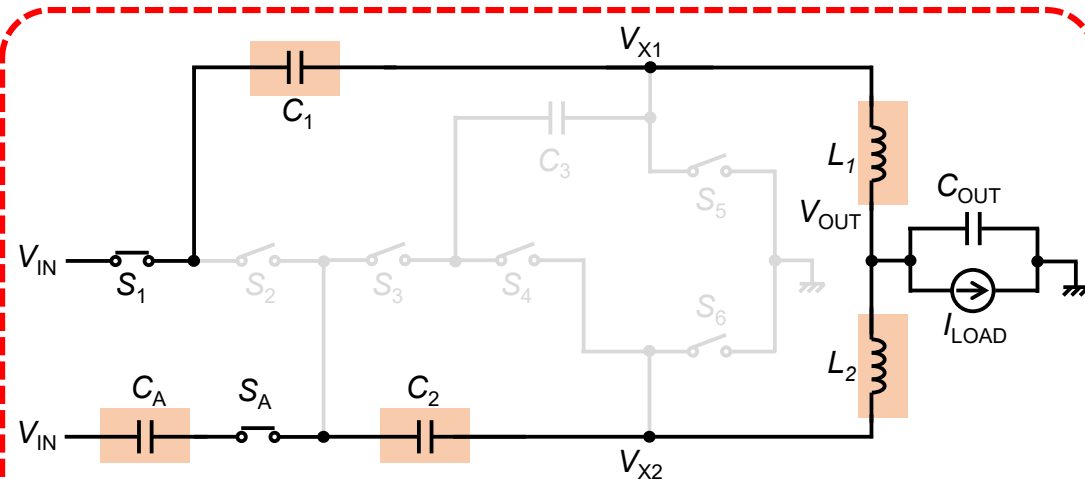


Phase-2 (S_5, S_6 On)



Phase-3 (S_2, S_4, S_5 On)

充電
放電

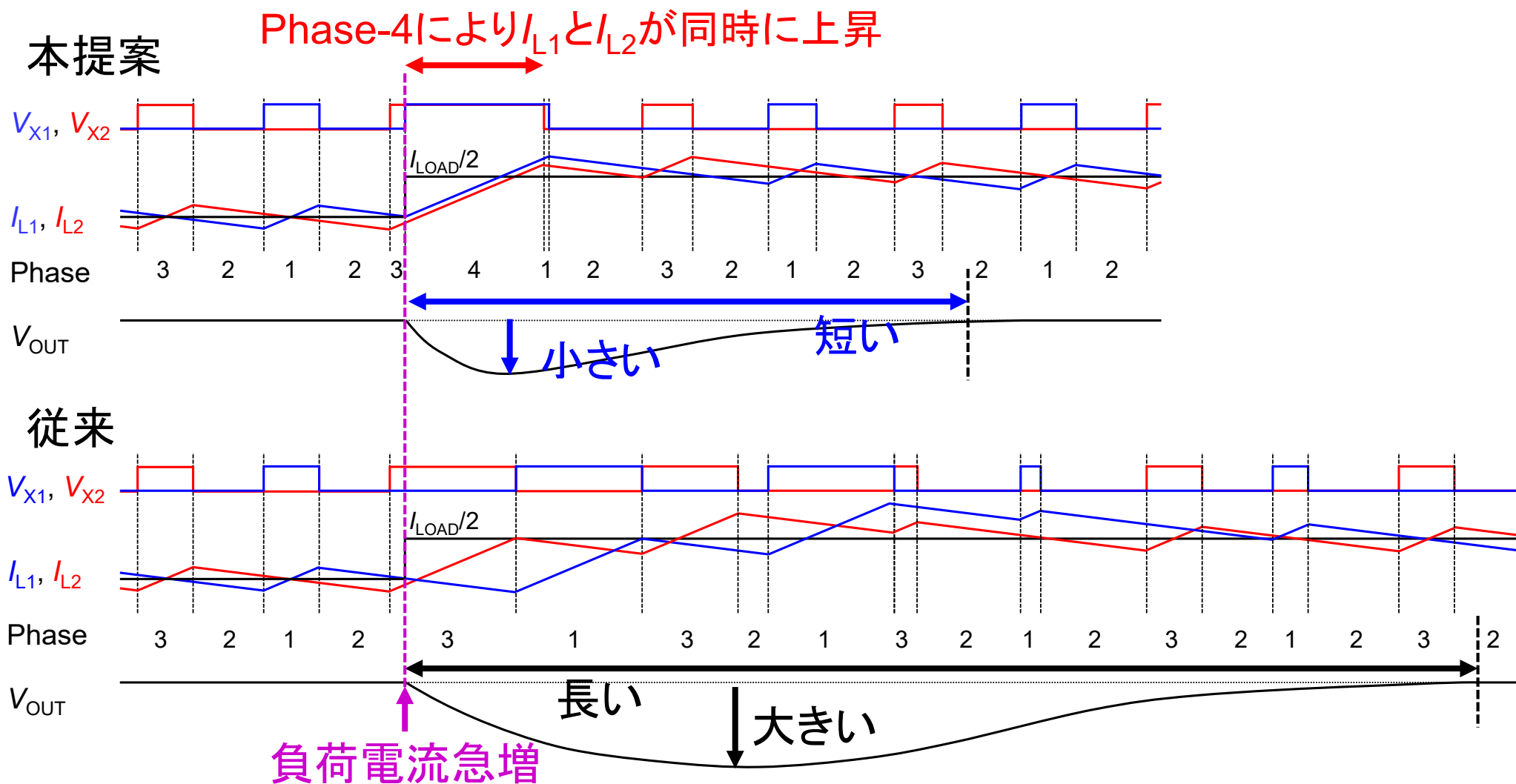


追加

Phase-4 (S_1, S_A On)

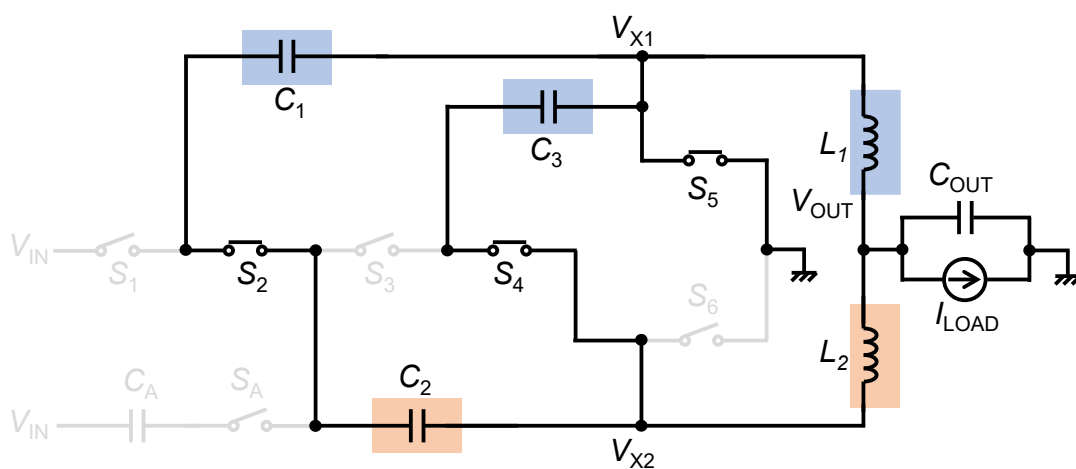
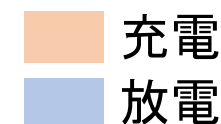
提案技術における負荷変動

- I_{L1} と I_{L2} を同時に増やすことが可能なため、負荷応答が改善
 - 既存の2相降圧コンバータ並み

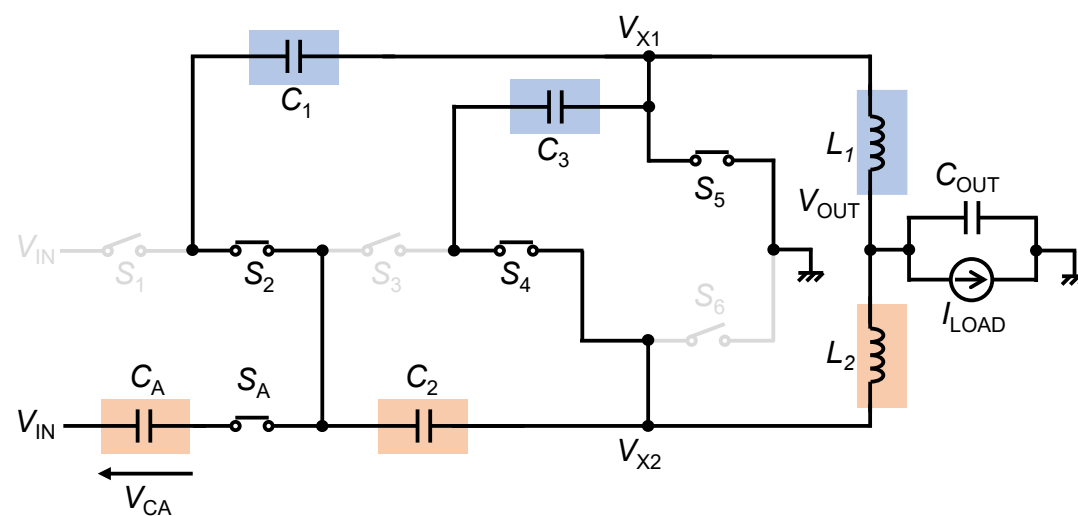


C_A 電圧の維持

- 定常状態では C_A にかかる電圧 V_{CA} をモニタリングするなどし、定期的にPhase-3の代わりにPhase-3'を挿入することで C_A を充電して $V_{CA} = 1/4 V_{IN}$ を維持



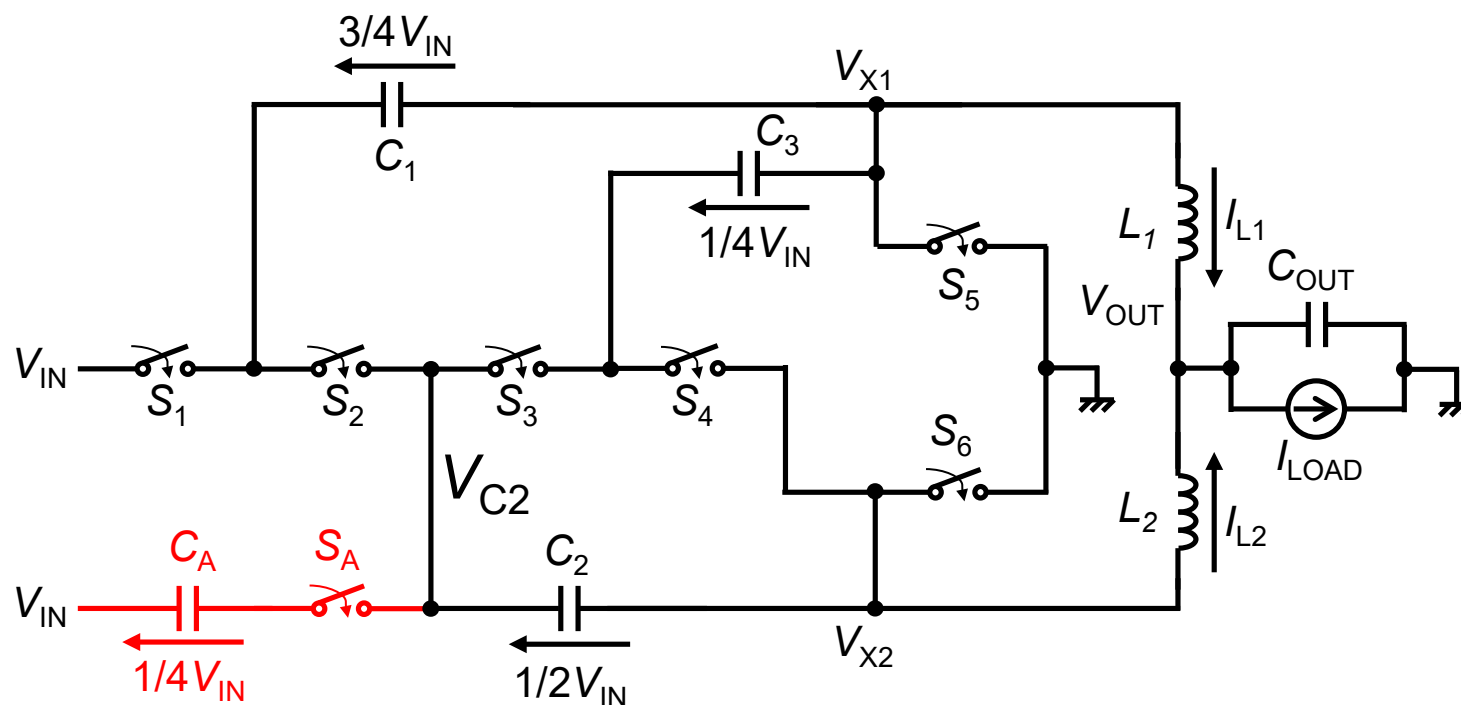
Phase-3 (S_2, S_4, S_5 On)



Phase-3' (S_2, S_4, S_5, S_A On)

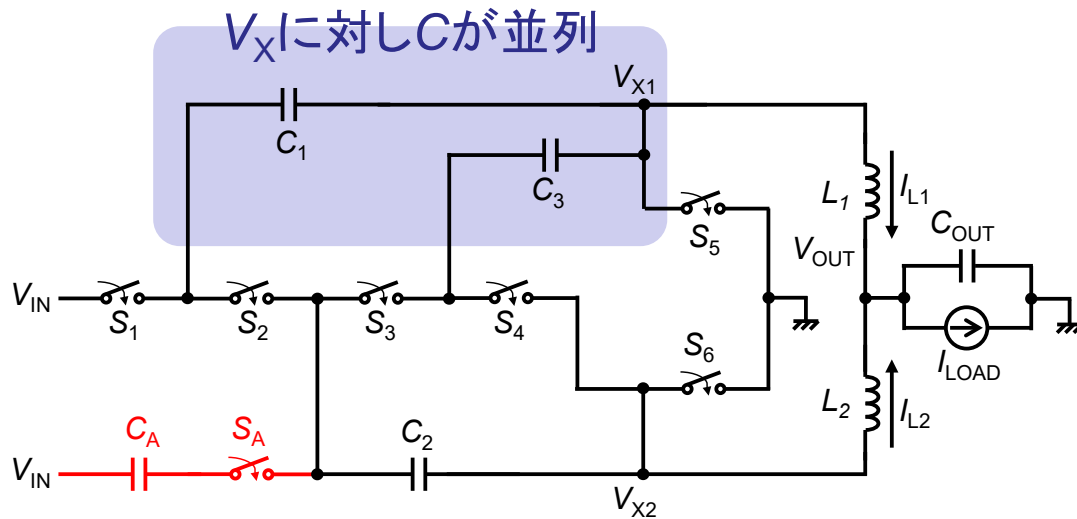
スイッチなどの実装

- S_A はN型FETを使い、 V_{C2} を基準とするブートストラップ回路で駆動可能

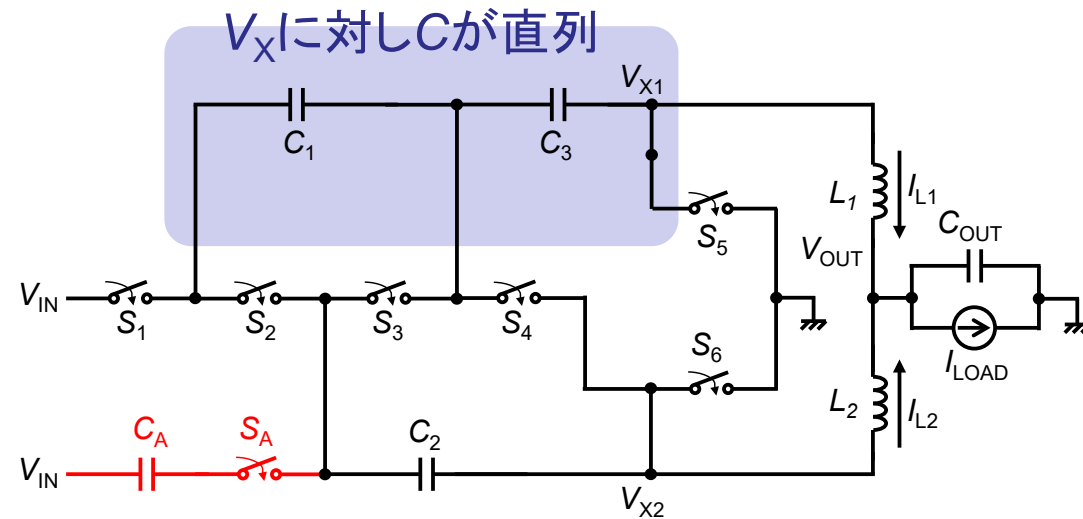


本技術が適用可能なDIHコンバータ

- 任意の段数 N のDIHディクソン型コンバータ
- 任意の段数 N のDIHラダー型コンバータ
 - $N=1, 2$ の時はディクソン型とラダー型は同じトポロジー



3段DIHディクソン型



3段DIHラダー型

本技術の想定用途

- 12V, 24V, 48Vのような直流電圧から1V~5Vまで降圧する
小容量(1W~50W)電源全般に適用可能
 - 入力: 車載、サーバ、USB-PDなどのバス電圧
 - 出力: CPU/SoC、メモリ、ストレージ

本技術の特徴まとめ

- DIHコンバータによる48V(24V)→1Vという高降圧変換においても高効率(効率80~90%)
- MHz動作で小型インダクタ2個、小型な容量素子の使用による高出力電流密度(10A出力)
- 提案負荷応答手法により、インダクタを2つ同時に充電可能となり、負荷応答が大きく改善
 - 既存の2相降圧コンバータ並みまで改善
 - 既存DIHは負荷応答が既存2相降圧コンバータよりずっと悪い

実用化に向けた課題と企業への期待

- 既存のType-III PWM制御を用いるとクロックの無駄時間が発生するため、適した制御手法*の適用が必要
- 集積電源を開発中の企業に対して本技術の導入が有効
 - ライセンス供与

*制御に関する手法例

J. Yuan et al., IEEE ISSCC, pp. 300-301, 2022.

T. Hu et al., IEEE ISSCC, pp. 302-303, 2022.

本技術に関する知的財産権

- 発明の名称 : 降圧電源回路
- 出願番号 : 特願2022-020302
- 出願人 : 信州大学
- 発明者 : 宮地 幸祐、西島 和哉、
梅木 亨真

産学連携の経歴

- 2015年-2018年 STARC(半導体理工学研究センター) FS(代表)
- 2017年-2022年 JST未来社会創造事業(分担)
- 2018年-2023年 内閣府 戦略的イノベーション創造プログラムSIP(分担)

お問い合わせ先

株式会社信州TLO 

T E L 0268-25-5181

F A X 0268-25-5188

e-mail info@shinshu-tlo.co.jp